

طراحی و بهینه سازی مدارات منطقی ترکیبی با استفاده از الگوریتم ژنتیک

سید محسن موسوی دزفولی دانیال خشایی

دانشکده مهندسی برق، دانشگاه صنعتی امیرکبیر(پلی تکنیک)، تهران، ایران

d.khashabi@gmail.com moosavi.sm@gmail.com

چکیده- در این مقاله، با ذکر مقدماتی درباره الگوریتم های تکاملی^۱، بخصوص الگوریتم ژنتیک^۲، به معرفی روش هایی فراتر از قواعد موجود برای طراحی مدارات منطقی ترکیبی^۳ بر اساس الگوریتم های مذکور پرداخته شده است. روش های ارائه شده همگی بر اساس الگوریتم ژنتیک می باشند. در معرفی روش ها، جنبه های مختلف پیاده سازی و برتری هر کدام از آنها نسبت به هم بیان شده است. در ادامه برخی از این روش ها پیاده سازی شده اند و نتایج حاصل از آنها با هم و با طراحی انسانی، مقایسه شده اند.
کلیدواژه- طراحی مدارات ترکیبی، بهینه سازی الگوریتم تکاملی، الگوریتم ژنتیک.

در طراحی که مد نظر است، ورودی و خروجی های تابع

مدار(جدول درستی مدار) در اختیار بوده و هدف طراحی مدارات داخلی است، بطوریکه ورودی و خروجی های آن با بالاترین دقت منطبق بر خواسته هی مساله باشد. معمولاً شرایط به گونه ای است که لازم است تطابق تمام بین مدار طراحی شده و جدول حقیقت وجود داشته باشد؛ هر چند که نتوان ابعاد طراحی مدار را به بهینه ترین حالت رساند. در واقع آنچه در اینجا مهم است، بدست آوردن ساده ترین مدار ترکیبی، با کمترین هزینه هی محاسباتی برای آن است. معیارهای متفاوتی را می توان برای بهینه سازی یک مدار ترکیبی در نظر گرفت. از جمله تعداد گیت های بکار رفته و تعداد سطوح طراحی می تواند معیار مناسبی برای این کار باشد. بحث مفصل درباره ی معیارهای طراحی یک مدار ترکیبی در بخش ۳ آمده است.

۱-۱- الگوریتم ژنتیک

الگوریتم های ژنتیک، دسته ای از الگوریتم های تکاملی هستند که با الهام از الگوی طبیعی گذار نسل ها و نظریه هی انتخاب طبیعی داروین طراحی شده اند. برای تبدیل مساله-ی طراحی مدار، به مساله ای خوش تعریف^۴ برای حل با روش های تکاملی، باید ورودی و خروجی و همچنین دست-مايه طراحی- همان گیت های منطقی- را کد گذاری و آنها را وارد چرخه بینه سازی با استفاده از الگوریتم ژنتیک کرد. کد گذاری مناسب برای حل مساله با الگوریتم ژنتیک، می-

۱- مقدمه

طراحی مهارتی از انسان است که نیازمند دو توانایی است؛ یکی اطلاعات و دانش، دیگری خلاقیت [1]. پیاده سازی دانش برای طراحی با استفاده از کامپیوتر^۵، چندان دشوار نیست. اما داشتن خلاقیتی هدف دار و بهینه در طراحی، برای یک برنامه رایانه ای کمی دشوار می باشد. بخصوص اینکه این خلاقیت باید برای محدوده وسیعی از شرایط- دراینجا، مدارات مورد نظر برای طراحی- سریع و بهینه عمل کند. می توان گفت آنچه که یک طراح حرفه ای را یک رایانه، متمایز می کند، خلاقیت اکتسابی طراح در اثر تجربیات فراوان است. در طراحی و ساخت انسانی یک مدار دیجیتال، چندین مرحله را باید بصورتی تکراری اجرا کرد تا اینکه به طراحی نهایی از مدار رسید؛ ساخت، آزمایش، رفع نقص. در حالی که کیفیت مدار حاصل تا حد زیادی وابسته به مهارت ها و تجربیات فرد طراح دارد. اما روش های تکاملی این امکان را می دهد تا بتوان در طراحی حالت های ممکن بیشتری را بررسی کرد و احیاناً حالتی را بدست آورد که در حالت عادی به ذهن طراح خطور نمی کند [2]. زمینه هی تحقیقاتی بوجود آمده در سایه هی روش های طراحی نوین سخت افزار، از جمله با استفاده از روش های تکاملی، سخت افزار تکاملی^۶ (EHW) نام دارد [21]. در واقع در EHW روش های خودکاری برای طراحی مدارات به ازای ورودی و خروجی مشخص ارائه می شود.

وی بیشتر بر بدست آوردن جواب و طراحی بوده است، نه بهینه‌سازی آن. در ادامه تلاش‌های صورت گرفته اغلب با استفاده از الگوریتم ژنتیک و با تاکید بر ایجاد روش‌های کد-گذاری جدید و در نظر گرفتن محدودیت‌های مختلف بوده است. نمونه‌هایی از این دست در [6-7] دیده می‌شود. Coello در [1,8] با در نظر گرفتن محدودیت‌های تعداد سطوح طراحی، از الگوریتم ژنتیک استفاده کرد. در این مقاله روش معرفی شده (NGA¹²) با مثال‌هایی با نتایج بدست‌آمده از روش‌های متداول Quine-McClusky و جدول کارنو و همچنین سایر روش‌های قبلی مقایسه شده است و کارایی بهتر آن نشان داده شده است. در این مقاله از گیت‌های NOT,XOR,OR,AND پایه استفاده شده است. در ادامه Coello الگوریتم بهینه-تری تحت عنوان MGA¹³ معرفی کرده است که در آن تعداد گیت‌های منتج کمتر شده ولی تعداد ترانزیستورهای استفاده شده در آن بیشتر است [9-10].

در ادامه در [13] در روش Coello تغییراتی تحت عنوان Modified Evolutionary Algorithm ایجاد شده و نشان داده شده است که نتایج بهتری نسبت به MGA و NGA بدست می‌دهد.

در [10] ترکیبی از الگوریتم ژنتیک و ترید تریجی¹⁴ ادعا شده است که استفاده‌ی ترکیبی از این دو الگوریتم، نتیجه‌ی بهتری را بدست می‌دهد. Coello در [12] نیز مقایسه‌ای بین روش‌های مختلف پیاده‌سازی ترکیبی SA-GA انجام داده است. در [14] نیز روشهای مشابه MGA و NGA معرفی شده است.

در [15] در طراحی مدار منطقی، تعداد ترانزیستورهای مورد استفاده در گیت‌ها نیز مد نظر گرفته است. در واقع در این مقاله، طراحی از سطح گیت¹⁵، به سطح ترانزیستور¹⁶ منتقل شده است.

ساختارهای طراحی گرافیکی همچون جدول کارنو¹⁷ برای حالاتی خاص که طراحی دوستخی مدارات مورد نظر است، بصورت گسترده کاربرد دارد. جدول کارنو تنها توانایی بهینه‌سازی را برای توابع حداکثر تا ۶ متغیر دارد. متغیرهای با تعداد بالاتر دارای پیچیدگی بسیاری است.

الگوریتم‌های محاسباتی همچون روش Quine-McCluskey در برنامه‌های آنالیز مدار همچون

تواند تأثیر زیادی در سرعت حل مساله داشته باشد. تابع برازنده⁷، میزان انطباق کروموزوم (میزان مناسب‌بودن جواب متناظر) را در مقایسه با مقادیر خواسته شده نمایش می‌دهد. در واقع طراحی تابع برازنده⁷ با توجه به ماهیت وابستگی این تابع به مساله‌ی مورد نظر و پارامترهای بهینه‌سازی انجام می‌گیرد. با تبدیل مساله به یک مساله الگوریتم ژنتیک و طراحی تابع برازنده⁷، اجرای بهینه‌سازی با تولید نسل اولیه شروع می‌شود.

می‌توان مراحل کار الگوریتم ژنتیک را به اینصورت خلاصه کرد:

۱. انتخاب نسل اولیه

۲. ارزیابی هر کدام از افراد نسل اولیه با استفاده از تابع برازنده⁷

۳. تکرار مراحل زیر تا زمان برقراری شرایط خاتمه

۳.۱. انتخاب از افراد برای تولید مجدد⁸

۳.۲. تولید جمعیت جدید با استفاده از جهش⁹ و ترکیب¹⁰ افراد انتخاب شده در مرحله‌ی قبل.

۳.۳. ارزیابی افراد با استفاده از تابع برازنده⁷.

۳.۴. انتخاب زیر مجموعه‌ای از جامعه به عنوان نسل جدید.

لذا لازم است برای بدست‌آوردن شیوه‌ی حل مساله با الگوریتم ژنتیک، موارد زیر مشخص شوند:

۱. نحوه‌ی کدینگ مدارهای منطقی به عنوان کروموزوم‌های الگوریتم ژنتیک.

۲. معرفی تابع برازنده⁷.

۳. انتخاب شیوه‌هایی برای ایجاد تغییر در نسل‌ها.

۴. انتخاب شیوه‌هایی برای انتخاب و ایجاد نسل آینده.

۲- مروری بر کارهای انجام شده

احتمالاً اولین سعی برای استفاده از الگوریتم‌های تکاملی برای بهینه‌سازی مدارها توسط Fridman انجام شده است. Fridman که مربوط به دهه ۱۹۵۰ است. در رساله سعی شده است از ابزارهایی مشابه آنچه که امروزه آن را شبکه‌های عصبی می‌نامیم، برای بهینه‌سازی مدار مورد نظر استفاده شود [3].

اولین استفاده از الگوریتم ژنتیک برای طراحی مدارات منطقی توسط S. J. Louis در [4] است.

اولین بار Koza.J. در [5] از "برنامه ریزی ژنتیک"¹¹ برای بدست آوردن توابع منطقی استفاده کرده است. اما تاکید



د) پیچیدگی الگوریتم: پیچیدگی الگوریتم ارائه شده، مساله‌ای بسیار مهمی است. چرا که برخی از الگوریتم‌ها اگرچه در تئوری امکان پذیر باشند، اما نیازمند پیاده‌سازی عملی هستند تا میزان عملی بودن آنها در زمان معقولی بدست آید. برای مثال اگرچه روش ارائه شده توسط Quine-McClusky در تئوری نشان می‌دهد که به ازای هر مداری می‌توان مدار بهینه دوستخی آن را بدست آورد، اما پیچیدگی محاسباتی آن نمایی است. لذا پیاده‌سازی کامپیوتری آن به هیچ وجه مناسب مدارات با تعداد متغیرهای بالا نیست.

می‌توان با مثال‌هایی نشان داد که با پرنگ کردن وزن هر کدام از معیارهای بهینه‌سازی مذکور، برای یک جدول حقیقت خاص، مدار می‌تواند جواب‌های مختلف، می‌توان دهد. لذا می‌توان گفت با توجه به نیازهای مختلف، می‌توان طراحی الگوریتم را طوری انجام داد که مدارات حاصل، با توجه به نیاز فرد بهینه باشد. معمولاً این جهت‌دهی به نتیجه، در مدار حاصل در الگوریتم ژنتیک، در تابع برازنده‌گی و الگوریتم انتخاب انجام می‌گیرد. در روش استفاده شده باید توجه داشت که نوع گیتهای بکار رفته، باید مجموعه‌ی کامل^۰ را تشکیل دهنده. کامل بودن در اینجا به این معنی است که بتوان تمامی مدارات منطقی را با استفاده از آنها، تولید کرد. مجموعه‌های کامل از گیتهای عبارتند از:

- ۱ {AND,OR,NOT}
- ۲ {AND,NOT}
- ۳ {OR,NOT}
- ۴ {NAND}
- ۵ {NOR}

با توجه به ساختار مورد استفاده برای نمایش یک مدار، لازم است از گیت مجازی NULL برای پرکردن خانه‌های بدون گیت استفاده کرد. در واقع گیت NULL ورودی خود را به خروجی خود، بطور مستقیم وصل می‌کند.

زیادبودن تعداد گیتهای مزیت این را دارد که می‌توان با تعداد گیتهای کمتری به جواب بهینه‌تر رسید. در عین حال به ازای افزایش هر گیت به مجموعه‌ی گیتهای مورد استفاده، فضای جستجوی شامل مدارهای ممکن، تقریباً دو برابر می‌شود. در واقع مزیت استفاده از مجموعه‌های ۵ و ۴ این است که این مجموعه‌ها به همراه گیت NULL

Expresso گستردۀ مورد استفاده قرار می‌گیرند. این الگوریتم، توانایی بهینه‌سازی و بدست‌آوردن مدار دو سطحی با هر تعداد متغیر را دارد. اما با توجه به پیچیدگی محاسباتی نمایی نسبت به تعداد متغیرهای ورودی، هزینه‌ی محاسباتی آن بالاست. علاوه بر آن، پس از یافتن مین‌ترم‌ها^{۱۸}، باید در میان مجموعه‌ای از توابع ساده شده از مین‌ترم‌ها جستجو کرد تا کل جدول حقیقت را با کمترین هزینه پوشانده شود که خود مساله‌ای دارای پیچیدگی محاسباتی غیرچند جمله‌ای^{۱۹} است.

۳- بحثی بر شاخص‌های طراحی

هدف نهایی مساله، بدست آوردن طراحی از مدارات منطقی ترکیبی (با مشخص بودن محدوده‌ی انواع آن) با داشتن جدول درستی آنها است؛ بطوریکه بتوان بر اساس معیارهای موجود، آن را جوابی نزدیک بهینه نماید. معیارهای متفاوتی می‌توان برای تشخیص بهتر بودن جواب به کار برد. برخی از مهم‌ترین موارد بدین صورت هستند:

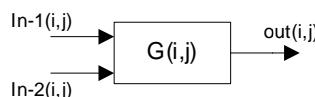
(الف) تعداد گیت‌های بکار رفته: قطعاً هرچه تعداد گیت‌های بکار رفته کمتر باشد، بهتر است. چرا که باعث صرفه‌جویی در هزینه و فضا و زمان می‌شود.

(ب) نوع گیت‌های بکار رفته: با در نظر گرفتن ساختار داخلی گیتهای می‌توان به برخی از آنها در مقایسه با سایر گیتهای برتری‌هایی نسبت داد. برای مثال در ساخت گیت‌های NOR و NAND از ۴ ترانزیستور و در ساخت گیت‌های AND و OR به طور معمول از ۸ ترانزیستور استفاده می‌شود [۱]. لذا استفاده از گیتهای NAND و NOR موجب کاهش ترانزیستورهای مورد استفاده شده و بهینه‌تر است.

(ج) تعداد سطوح طراحی مدار: هرچه تعداد سطوح مدار طراحی کمتر باشد، میزان تاخیر ایجاد شده در بدست آوردن جواب نیز کمتر خواهد بود. همانطور که گفته شده روش‌های متداول از جمله روش Quine-McClusky و جدول کارنو، مدارات بهینه دارای دو سطح، با شرط کم بودن تعداد متغیرهای ورودی را بدست می‌دهند. معمولاً می‌توان از تاخیر ایجاد شده در انتشار سیگنال برای وجود بیش از چندین طبقه (برای مثال تا ۴ یا ۵ سطح)، به شرط بهینه‌تر شدن تعداد گیتهای منطقی صرف نظر کرد.

۳ نوع گیت؛ شامل گیتهای OR, AND, NULL, XOR و NOR و NAND که با عددی بین ۰ تا ۵ مشخص می‌شوند.

در این ساختار هر گیت بطور ثابت دارای دو ورودی است که آن‌ها را از خروجی گیتهای منطقی سطوح قابلی دریافت خواهد کرد.



شکل ۲: ساختار هر گیت در کدینگ نوع اول

در ساختاری که توسط Carlos و Miller در ساختاری که توسط Carlos و Miller مورد استفاده قرار گرفته است، هر کدام از گیتهای خود را فقط از طبقه‌ی ماقبل خود دریافت می‌کنند. همچنین در روش‌های مذکور برای کدکردن کروموزوم‌ها از نوع رشته‌ی باپنری و یا ممیز شناور استفاده شده است [1,4,8,20].

ب) تولید جمعیت اولیه: جمعیت اولیه شامل تعدادی از ساختارهای ماتریسی گیت‌ها می‌باشد که بطور تصادفی در سراسر فضا تولید می‌شوند. ویژگی تصادفی بودن جمعیت اولیه باعث خواهد شد تا پراکنده‌ی فردان در فضای جستجو بطور یکنواخت صورت گیرد و حرکت به سمت جواب بصورتی یکنواخت انجام شود.

ج) تابع برازنده‌ی: با توجه به معیارهای برتری در طراحی^{۲۱} که در بخش ۳ ذکر شد، معیار بهترین، یک امید ریاضی^{۲۲} از میزان تطابق خروجی مدار با جدول درستی و کم بودن تعداد گیت‌ها در نظر گرفته شده است:

$$f = \frac{w_{match} \times N_{match} + w_{null} \times N_{null}}{w_{match} + w_{null}} \quad (1)$$

با توجه به اهمیت بیشتر تطابق خروجی مدار با جدول حقیقت، در پیاده‌سازی عملی، معمولاً نسبت $\frac{w_{match}}{w_{null}}$ ۱۰ جواب‌های مناسبی را به دست داده است.

د) عملگر ژنتیکی ترکیب: همانطور که ذکر شد، با استفاده از این عملگر، دو یا چند مدار با هم ترکیب شده و مدار جدیدی را بدست می‌دهند. در پیاده‌سازی عملی، از روش یکنقطه‌ای^{۲۳} استفاده شده است. لذا دو مدار بطور تصادفی انتخاب شده و با انتخاب تصادفی اندیس از سطح j -ام آن مدار با یک مدار دیگر تعویض می‌شود.

مجموعه‌ی گیتهای دو عضوی را تشکیل می‌دهند. لذا فضای جستجو در آن نسبت به حالت ۱ بسیار کوچک است. در حالیکه که جواب‌های بدست‌آمده با استفاده از مجموعه‌های ۴ و ۵، بطور معمول بزرگتر و دارای تعداد گیتهای استفاده شده بیشتری هستند.

بدیهی است که اجتماع دو یا چند مجموعه‌ی کامل، مجموعه‌ی کاملی را تشکیل خواهد داد. می‌توان در پیاده‌سازی، اجتماعی از مجموعه‌های کامل فوق را در نظر گرفت؛ برای مثال مجموعه‌ی {AND,XOR,OR,NAND} می‌تواند مجموعه‌ای باشد که بتواند اکثر مدارات را با تعداد گیتهای کمتری بدست دهد. در [21] از مجموعه‌ی {XOR,NOT,NOR,NAND} برای طراحی مدارات استفاده شده است و با مثال‌هایی نشان داده شده است که نسبت به حالت {AND,OR,NOT} نتیجه‌ی بهتری را ارائه می‌دهد. در [1] با روشی تحت عنوان NGA از مجموعه‌ی گیتهای {XOR,NOT,OR,AND} به عنوان گیتهای پایه استفاده شده است.

۴- روش پیشنهادی

در ادامه دو روش پیشنهاد شده‌اند. در هر روش مرحله به مرحله، قسمت‌های مختلف الگوریتم و روش‌های استفاده شده، توضیح داده می‌شوند.

۴-۱- روش اول

الف) نمایش کد شده‌ی مدار: برای کدکردن گیتهای از ماتریس دو بعدی بصورت شکل زیر استفاده شده است:



شکل ۱: ساختار ماتریس گیت‌ها

در این ساختار فرض را بر آن گرفته‌ایم که تمامی گیتهای بصورت گیتهای دو ورودی اند. می‌توان هر مدار منطقی را با مشخصات زیر مشخص کرد:

- (۱) مکان گیت‌ها ($G_{i,j}$)
- (۲) مکان ورودی اول و دوم گیت‌ها ($in_{1,i,j}$ و $in_{2,i,j}$)

۵) **عملگر ژنتیکی جهش:** این عملگر از جدول گیتها، خانه‌ای به طور تصادفی انتخاب کرده و مقادیر آن را به طور تصادفی عوض می‌کند.

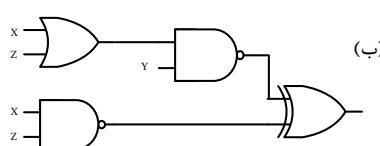
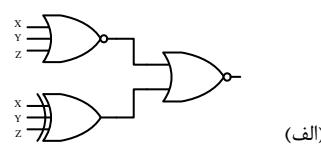
۵- مقایسه‌ی نتایج

با توجه به اینکه گیتهای سازنده‌ی روش پیشنهادی دوم می‌توانند گیتهای چند ورودی (بزرگتر از ۲) باشند، شاید مقایسه‌ی نتایج این الگوریتم با نتیجه‌ی الگوریتم‌های دیگر که همگی از گیتهای دو ورودی به عنوان گیت پایه استفاده کرده‌اند، چندان درست نباشد. با این حال در ادامه با ذکر مثال‌هایی مقایسه‌ای بین نتایج الگوریتم‌های مختلف انجام می‌دهیم. باید متذکر شد که تمامی توابعی که در اینجا روی آنها کار می‌کنیم، بدون حالت‌های «بدون اهمیت»^{۲۳} هستند. پیاده‌سازی توابع همراه با حالت‌های بدون اهمیت، بسیار ساده‌تر است. چرا که در عملیات محاسبه‌ی برازنده‌گی برای هر کدام از افراد، دیگر احتیاجی به محاسبه‌ی مقدار خروجی به ازای ورودی‌های بدون اهمیت نیست.

۱-۵ آزمایش اول: تابع سه متغیره
تابع f_1 را با مین‌ترم‌های آن به صورت زیر تعریف می‌کنیم:

$$f_1(X, Y, Z) = \sum (0, 0, 0, 1, 0, 1, 1, 0)$$

در ذیل نتایج بدست آمده برای این تابع توسط روش‌های مختلف را آورده‌ایم:



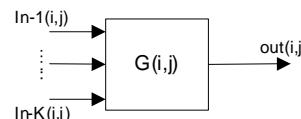
شکل ۴: مدار بدست آمده برای تابع f_1 توسط الگوریتم (الف) روش اول پیشنهاد شده (ب) روش دوم پیشنهاد شده

با توجه به جدول ۱ مشاهده می‌شود که جواب روش اول با وجود تعداد گیتهای یکسان و تعداد سطوح برابر با روش NGA، دارای گیتهای NAND به جای AND است. لذا در کل جواب روش اول، نسبت به جواب روش دوم دارای

۵) **عملگر ژنتیکی جهش:** در این عملگر، یک گیت خاص از ماتریس گیتها، انتخاب می‌شود و ویژگی‌های آن بطور تصادفی عوض می‌شوند (ورودی‌ها و نوع گیتها).

۴- روش دوم

(الف) نمایش کد شده‌ی مدار: در این روش نیز، از ساختار ماتریسی مشابه آنچه که در روش اول بکار رفته، استفاده شده است. با این تفاوت که در آن به جای گیتهای دو ورودی از گیتهای چندورودی استفاده شده است و همچنین هر گیت تنها می‌تواند ورودی خود را از گیتهای سطر ما قبل خود دریافت کند. ساختار هر گیت در این روش به صورت شکل ۳ است.



شکل ۳: ساختار هر گیت در کدینگ نوع دوم

می‌توان هر مدار منطقی را با ۷ عدد مشخص کرد:

(۱) مکان گیت ($G_{i,j}$)

(۲) نوع گیت؛ شامل گیتهای NULL، OR، AND، XOR و NOR، NAND مشخص می‌شوند.

(۳) رشته‌ای از اعداد صفر و یک که نشان دهنده‌ی اتصال یا عدم اتصال خروجی‌های طبقه‌ی قبل، به ورودی گیت است. در واقع با توجه به شکل ۳، K تعداد خروجی‌های طبقه‌ی ما قبل است. در طبقه‌ی اول، این تعداد تعداد ورودی‌ها است و در سایر طبقات به تعداد گیتهای طبقه‌ی قبلی است.

(ب) تولید جمعیت اولیه: در این روش جمعیت اولیه به صورتی تصادفی تولید می‌شود. (به دلایل ذکر شده در روش قبل)

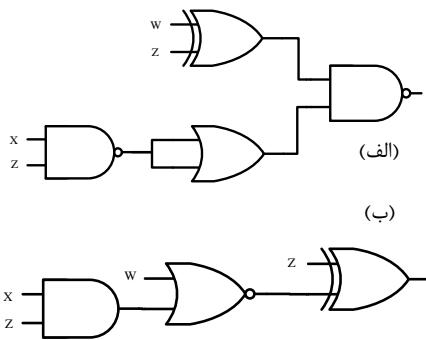
(ج) تابع برازنده‌گی: با توجه به دلایل ذکر شده در روش قبل، تابع برازنده‌گی مورد استفاده در این روش مطابق رابطه (۱) است.

(د) **عملگر ژنتیکی ترکیب:** از روش یک نقطه‌ای استفاده شده است. لذا با انتخاب اندیس تصادفی i و دو مدار تصادفی، مدارات دو سمت اندیس را دوبه‌دو به هم متصل کرده و مدار جدیدی را بدست می‌دهد.

مقایسه‌ی بین نتایج چند الگوریتم در جدول ۳ آمده است.

۴-۵-تابع ۴ متغیره

$$f_4(W, X, Y, Z) = \sum (1, 0, 1, 0, 1, 1, 1, 1, 0, 1, 0, 1, 0, 1, 0, 1)$$



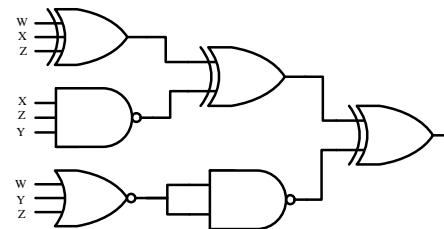
شکل ۷: مدار بدست آمده برای تابع f_4 بوسیله (الف) روش اول ارائه شده (ب) روش دوم ارائه شده

ترانزیستورهای کمتری است. همچنین با توجه به جدول ۱، در جواب روش دوم با افزایش تعداد ورودی گیت‌ها، تعداد سطوح و تعداد گیت‌ها، کاهش یافته است.

۲-۵-تابع ۴ متغیره

تابع f_2 را با مین‌ترم‌های آن به صورت زیر تعریف می‌کنیم:

$$f_2(W, X, Y, Z) = \sum (1, 1, 0, 1, 0, 0, 1, 1, 1, 0, 1, 0, 0, 1, 0, 0)$$

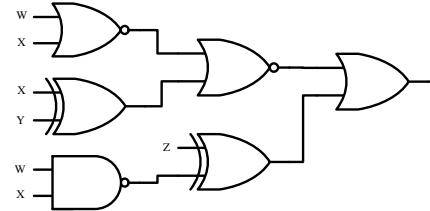


شکل ۸: مدار بدست آمده برای تابع f_2 بوسیله روش دوم ارائه شده

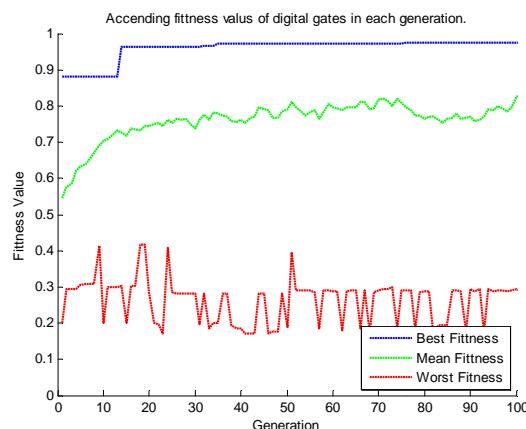
مقایسه‌ی بین نتایج چند الگوریتم در جدول ۲ آمده است.

۳-۵-تابع ۴ متغیره

$$f_3(W, X, Y, Z) = \sum (1, 0, 1, 0, 1, 0, 1, 1, 1, 1, 1, 0, 0, 1, 1, 1)$$



شکل ۹: مدار بدست آمده برای تابع f_3 بوسیله الگوریتم روش اول ارائه شده



شکل ۱۰: نمایش همگرایی الگوریتم به جواب برای تابع f_4 روش اول

جدول ۱: مقایسه‌ی نتایج بدست آمده از پیاده سازی‌های مختلف تابع f_1

طراح	فرمول بسته	تعداد گیت‌ها	تعداد سطوح
روش اول ارائه شده	$(B \cdot (A + C))' \oplus (AC)'$	۴ گیت (XOR ۱ ، OR ۱,NAND ۲)	۳
روش اول ارائه شده	$[(X \oplus Y \oplus Z) + (X + Y + Z)]'$	۳ گیت (XOR ۱ (سه ورودی)، ۲ (سه ورودی))	۲
MGA روش	$Z(X + Y) \oplus (XY)$	۴ گیت (XOR ۱ ،OR ۱ ،AND ۲)	۳
NGA روش	$(Z + Y)(Y \oplus (X \oplus Z))'$	۵ گیت (NOT ۱ ,XOR ۲ ,OR ۱ ,AND ۱)	۴
طراحی انسانی	$Z(X \oplus Y) + Y(X \oplus Z)$	۵ گیت (XOR ۲ ,1OR ,AND ۲)	۳



تعداد سطوح	تعداد گیت ها	فرمول بسته	طراح
۳	(NOR ۱ ،NAND ۲ ،XOR ۳) ۶ گیت	$[(W+Y+Z)] \oplus [(W \oplus X \oplus Z) \oplus (XYZ)']$	روش دوم ارائه شده
۵	(NOT ۱ ،XOR۳ ،OR۲ ، AND ۱) ۷ گیت	$[(X \oplus XY) \oplus ((W+Y+Z) \oplus W)']'$	^{۲۴} MGA روش
۶	(NOT ۲ ،XOR ۳ ،OR ۳ ،AND ۲) ۱۰ گیت	$[XY'Z \oplus [(X+Z) \oplus W \oplus (Y+Z)+W]]'$	^{۲۵} NGA روش
۵	(NOT ۱ ،XOR۳ ،OR۳ ، AND ۱) ۸ گیت	$W \oplus ((X \oplus Z) \oplus (YZ)) \oplus (W+Y+Z)'$	^{۲۶} BGA روش
۴	(NOR ۳ ،NOT ۴ ،AND ۲ ،XOR ۳) ۱۲ گیت	$Y' \oplus Z'X' \oplus YZ'W' \oplus Y'Z'X$	^{۲۷} Saso روش
۳	(XOR ۲ ,NOR ۲ ,NAND ۲) ۶ گیت	$((Y+Z)'+(W \oplus Z))' \oplus ((YZ)'.X)'$	روش عسگریان [21]
۴	(NOT ۴ ، XOR ۲ ،OR ۱ ،AND ۴) ۱۱ گیت	$((W'Y) \oplus (Y'W')) + ((X'Y)(Z+W'))$	طراحی انسانی

جدول ۳ : مقایسه نتایج بدست آمده از پیاده سازی های مختلفتابع f_3

تعداد سطوح	تعداد گیت ها	فرمول بسته	طراح
۳	(OR ۱ ,NAND ۱ ،XOR ۲ ,NOR ۲) ۶ گیت	$[(X \oplus Y) + (W+X)']' + [(WX) \oplus Z]$	روش اول ارائه شده
۴	(NOT ۱ ،AND ۲ ،OR ۲ ,XOR ۲) ۷ گیت	$[(XY \oplus (X+Z)).(Y+(W \oplus Z))]'$	NGA روش
۴	(NOT ۱ ،OR ۲ ،AND ۳ ,XOR ۲) ۸ گیت	$[((W \oplus Z) + WY).((X+Z) \oplus XY)]'$	BGA روش

غیر اینصورت باید آنقدر منتظر بود تا مدار معتبر بصورت تصادفی ایجاد شود.

ب) تقسیم جدول حقیقت: در صورتی که تشخیص داده شود که جواب در مقدار حداکثر مشخصی (عموماً عددی حدود ۲۰۰) به جواب نمی رسد، جدول حقیقت به دو قسمت تقسیم می شود و هر کدام جداگانه بهینه شده و با هم ترکیب می شوند. سپس مدار بدست آمده ترکیبی را وارد جمعیت جدیدی کرده و سعی در بهینه سازی آن می شود. این روش تضمین آن را به ما می دهد که همواره و به ازای هر جدول حقیقتی بتوان به جوابی درست دست یافت.

طی مکاتباتی که با Arturo Coello و Carlos Hernandez نویسندهان [1,8,9,10,12] انجام شد، ایشان ادعا بر استفاده از تابع Mutation با نسبت بسیار بالا داشته اند. اگرچه با آزمایش پیشنهادات این افراد، متاسفانه مشکل به دام افتادن در بهینه سازی محلی در الگوریتم های معرفی شده، برطرف نشد. به نظر نویسندهان، بهینه سازی های انجام شده، توسط سایر مقالات، به هیچ وجه کارآمد نیست. در واقع در تمامی مقالات با عنوان یعنی همچون بهینه سازی چند هدفه توابع برازنده ای مطرح شده، اگرچه میزان درست بودن جواب را نشان می دهد، اما به

۶- بررسی علل عدم همگرایی به پاسخ کاملا درست(مدار معتبر)

در برخی موارد، برنامه های پیاده سازی شدهی الگوریتم های ارائه شده توسط مقالات، به جواب هایی، با اختلاف ۱ یا ۲ خروجی با جدول حقیقت خواسته شده می رساند. در واقع جواب هایی مورد نظر در این حالت به مینیمموم محلی رسیده و در آن به دام می افتد. یکی از مهم ترین دلایلی که به نظر نویسندهان باعث ایجاد این مشکل می شود، عدم توانایی توابع برازنده ای ارائه شده در پیش بینی فاصله هایی با مدار معتبر است. در واقع راه رسیدن به یک مدار معتبر الزاما از مسیر یک مدار با اختلاف کمتر با جدول حقیقت نمی گذرد. برای فایق آمدن بر این مشکل روش هایی استفاده شده که بطور خلاصه ذکر می گردد:

الف) استفاده از روش های انتخاب مختلف: استفاده از روش انتخاب چرخ رولت باعث می شود، اعضای نسل بعدی به صورتی پراکنده تر شوند. لذا احتمال رسیدن به مدار معتبر را در نقطه ای دیگر از فضای جستجو را بیشتر می کند. البته به شرطی مفید واقع می شود، که برازنده ای بتواند در مراحل بعدی جواب را به یک مدار معتبر هدایت کند. در

(McClusky) بر طرف نشده است و آن عدم توانایی این روش‌ها در طراحی مدارات با تعداد ورودی بالاست. محدودیت‌های پردازشی و حافظه‌ای، لازم می‌دارند تا برای توابع با تعداد متغیرهای بالا، روش‌هایی خارج از حدود عادت (Heuristic) ابداع و با روش‌های موجود همراه شوند. بهینه سازی روی طراحی مدارات منطقی ترتیبی با استفاده از الگوریتم‌های تکاملی که دارای عناصری مثل فیدبک یا عناصر حافظه‌اند، می‌تواند جالب باشد. استفاده از روش‌های دیگر بهینه‌سازی از جمله بهینه‌سازی مورچگان، ازدحام ذرات و ... برای این کار نیز مورد توجه می‌باشد. نمونه‌هایی از این پیاده‌سازی‌ها در [17-19] انجام گرفته شده است.

سپاسگزاری

نویسنده‌گان از جناب آقای دکتر ابوالقاسم راعی و مهندس احسان امیدی به خاطر راهنمای ایشان در پیاده‌سازی الگوریتم‌ها، تشکر و قدردانی می‌نمایند.

مراجع

- [1] C.A.C. Coello, A.D.Christiansen, A.H.Aguirro, "Toward Automated Evolutionary Design of Combinational Circuits", Department of Computer Science, Tulane University, New Orleans, USA, 1999.
- [2] Greene J., "Simulated Evolution and Adaptive Search in Engineering Design", Experiences at the University of Cape Town, in 2nd Online Workshop on Soft Computing, July 1997.
- [3] Arturo Hernández Aguirre and Carlos A. Coello Coello, "Using Genetic Programming and Multiplexers for the Synthesis of Logic Circuits", *Engineering Optimization*, Vol. 36, No. 4, pp. 491–511, August 2004.
- [4] Sushil J. Louis, Gregory J.E. Rawlins: "Designer Genetic Algorithms: Genetic algorithms in StructureDesign", *Procs of the Fourth International Conference on Genetic Algorithm*, pages 53-60, 1991
- [5] J. R. Koza, "Genetic Programming; On the Programming of Computers by Means of Natural Selection", Cambridge, MA; MIT Press, 1992.
- [6] Cecília Reis , J. A. Tenreiro Machado , J. Boaventura Cunha, "Synthesis of Logic Circuits Using Fractional-Order Dynamic Fitness Functions", *Procs. of the ICCI'2004*

هیچ وجه فاصله‌ای نسبی را به سمت جوابی معتبر بیان نمی‌کند. لذا ظن این می‌رود، که جواب‌های بدست آمده در مقالات، اکثراً تصادفی و با ایجاد نسل‌ها و جمعیت‌بالا بدست آمده باشد. (چنان که در مقالات به این مساله اشاره شده است). باید تاکید کرد که بدست آوردن جواب‌هایی درست با نسل‌ها و جمعیت‌بالا، از نظر نویسنده‌گان به هیچ وجه قابل قبول نیست. چرا که با داشتن هزینه‌ی محاسباتی بالا و نیاز به زمان بالا برای محاسبات، کارآمدی در مقابل روش‌های موجود ندارد. چرا که در واقع در این حالت برنامه از ویژگی‌های الگوریتم ژنتیک، یعنی سوق دادن جواب به سمت بهترین جواب، با استفاده ازتابع برازنده‌گی، استفاده نمی‌شود. و این یعنی اینکه در این حالت، آنچه انجام می‌شود، تفاوت چندانی با جستجوی کورکورانه در فضای جستجو نخواهد داشت.

۷- جمع‌بندی، نتیجه‌گیری و کار آینده

در این نوشه، علاوه بر معرفی کلی الگوریتم ژنتیک، از آن در بهینه‌سازی یک مدار ترکیبی استفاده شد. با توجه به مطالب گفته شده، دیده شد که شیوه‌ی کدینگ مسئله، می‌تواند تاثیر زیادی در بدست آوردن جواب داشته باشد. در واقع پایداری راه حل‌ها، در بدست آوردن جواب، لغزندۀ است. بدین معنی که تغییر کوچکی نحوه اجرای الگوریتم و در نسبت اجرای عملگرهای ژنتیکی، می‌تواند باعث بدست آمدن نتایج جدیدتری شود. با توجه به دو کدینگ که در این مقاله ارائه شد، نتایج جدیدی بدست آمد که با برخی از مدارات سابق بدست آمده، مقایسه شدند.

همانطور که گفته شد در طراحی مدارات منطقی با استفاده از الگوریتم تکاملی بطور کلی دو نقص روش‌های متدائل برطرف می‌شود:

- ۱- طراحی مدارات با سطوح بیشتر برای بدست آوردن طراحی بهینه‌تر.
- ۲- بهینه‌سازی چندین تابع بطور همزمان (بر روی یک ماتریس یکسان).

باید توجه کرد که با توجه به تمامی روش‌های نوین ارائه شده برای طراحی مدارات ترکیبی، هنوز مهمترین اشکال طراحی‌های سنتی (نظیر جدول کارنو و الگوریتم Quine-

- the Polish Academy of Sciences, Technical Sciences, Volume 54, Number 4.*
- [17] V.G. Gudise, G. K. Venayagamoorthy, "Evolving Digital Circuits Using Particle Swarm", Dept. of Electrical and Computer Engineering, University of Missouri - Rolla, USA.
- [18] C.A.C. Coello et al, "Ant Colony System for the Design of Combinational Logic Circuits", EECS Department, Tulane University, New Orleans, LA, USA, 2000.
- [19] E. H. Luna, C. A. C. Coello, A.H.Aguirre, "On the Use of a Population-Based Particle Swarm Optimizer to Design Combinational Logic Circuits", Evolutionary Computation Group, Dpto. deIng. Elect./Secc. Computación, MEXICO.
- [20] J. F. Miller, P. Thomson, T. Fogarty, "Designing Electronic Circuits Using Evolutionary Algorithm", Dept. of Computer Studies, Napier University, 1997.
- [۲۱] احسان عسگریان، جعفر حبیبی، "بهینه سازی مدارات ترکیبی در سطح گیت با استفاده از الگوریتم ژنتیک"، اولین کنفرانس مشترک فازی و سیستم های هوشمند، دانشگاه فردوسی مشهد، شهریور ۸۶ مشهد.
-
- پی نوشت ها:
- 1 Evolutionary Algorithms
 2 Genetic Algorithm
 3 Combinational Logic Circuits
 4 Computer Aided Design
 5 Evolvable Hardware
 6 Well-Defined
 7 Fitness Function
 8 Reproduction
 9 Mutation
 10 Crossover
 11 Genetic Programming
 12 N-cardinality Genetic Algorithm
 13 Multi-Objective Genetic Algorithm
 14 Simulated Anealing
 15 Gate Level Design
 16 Transistor Level Design
 17 Karnaugh Map
 18 Minterm
 19 Non-Polynomial
 20 Complete Set
 21 Expectation
 22 One-Point Crossover
 23 Don't Care
- ۲۴ در مقاله ای اصلی ۸ گیت نوشته شده است، که با توجه فرمول تابع ۷ گیت است. در ضمن ترتیب متغیرها به صورت W, X, Y, Z اصلاح شده است.
- ۲۵ نسبت به مقاله ای اصلی، ترتیب متغیرها به صورت W, X, Y, Z اصلاح شده است.
- [7] Slowik, A. Bialko, M., "Evolutionary design of combinational digital circuits: State of the art, main problems, and future trends", *1st International Conf. on IT*, 2008.
- [8] C.A.C. Coello, A.D. Christiansen, A.H. Aguirre, "Using Genetic Algorithms to Design Combinational Logic Circuits", Department of Computer Science, Tulane University, New Orleans, USA, 1996.
- [9] Coello Coello, Carlos A. and Hernández Aguirre, Arturo, "Use of a Population-based Evolutionary Multiobjective Optimization Technique to Design Combinational Logic Circuits", *Tercer Encuentro Internacional de Ciencias de la Computación (ENC'01)*, Tomo I, pp. 95-104, Aguascalientes, Aguascalientes, Septiembre 2001.
- [10] Carlos A. Coello Coello and Arturo Hernández Aguirre, "Design of Combinational Logic Circuits through an Evolutionary Multi-objective Optimization Approach", *Journal of Artificial Intelligence for Engineering, Design, Analysis and Manufacture*, 16(1), pp. 39-53, January 2002.
- [11] I. R. Obregonand and A. P. Pawlovsky, "A Hybrid SA-GA Method for Finding the Maximum Number of Switching Gates in a Combinational Circuit", *The 23rd International Technical Conf. on Circuits/Systems, Computers and Communications*, July 6-9, 2008.
- [12] C. A. C. Coello, E. Alba, G. Luge, A. H. Aguirre, "Comparing Different Serial and Parallel Heuristics to Design Combinational Logic Circuits", *Procs. of the 2003 NASA/DoD Conference on Evolvable Hardware*.
- [13] A. Słowiak, M. Bialko, "Design and Optimization of Combinational Digital Circuits Using Modified Evolutionary Algorithm", *Procs. of 7th International Conf. on Artificial Intelligence and Soft Computing*, Lecture Notes in Artificial Intelligence, 2004.
- [14] C. Reis, J. A. T. Machado, J. B. Cunha, "Evolutionary Design of Combinational Logic Circuits", *Journal of Advanced Computational Intelligence and Intelligent Informatics*, Fuji Technology Press, 2004.
- [15] Z. Gajda, L. Sekanina, "Reducing the Number of Transistors in Digital Circuits Using Gate-Level Evolutionary Design", *Procs. of the 9th Annual Conf. on Genetic and Evolutionary Computation*, 2007.
- [16] M. Bialko, A. Slowik, "Evolutionary Design and Optimization of Combinational Digital Circuits with Respect to Transistor Count", *Bulletin of*